



PAJ 1976 to 1993



Your search statement: Words anywhere: "@PN='04067127'"

Record 1 of 1



(19) JAPANESE PATENT OFFICE

(11) Publication Number: JP 04067127 A

(43) Date of publication: 19920303

(51) int. CI : G02F001-136  

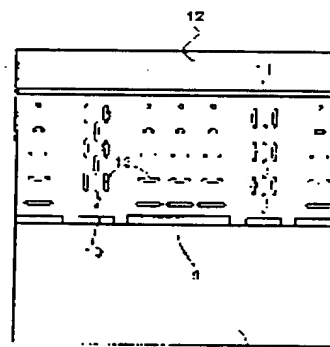
(ICS) G02F001-136

(71) Applicant:  
HITACHI LTD(72) Inventor:  
TSUKADA TOSHIHISA(21) Application Information:  
19900709 JP 02-179672**LIQUID CRYSTAL DISPLAY PANEL**

## (57) Abstract:

**PURPOSE:** To eliminate the unstable factor of liquid crystals and prevent the occurrence of a secular change by providing a specific area across which an AC voltage that is different from the signal voltage for displaying pictures is applied in the displaying area of a liquid crystal display panel.

**CONSTITUTION:** A specific area is set in the displaying area of this liquid crystal display panel and an AC voltage having a high voltage amplitude is applied across liquid crystals in the area. In other words, a signal voltage and voltage for specific area are respectively applied across a picture element electrode 9 and common electrode 11 and between a specific area electrode 10 and the electrode 11. When the signal voltage is not applied across the electrodes 9 and 11, liquid crystal molecules 13 are oriented in the horizontal direction against a glass substrate 1 and, when the panel is operated, the voltage for specific area is always applied across the electrodes 10 and 11 and the liquid crystal molecules are oriented in the vertical direction against the substrate 1. Accordingly, the intrasurface movement of the liquid crystal molecules is obstructed in the specific area. Therefore, instability or secular change of liquid crystals can be eliminated.



CD-Volume: MIJP008GPAJ JP 04067127 A1 001 Copyright:

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-67127

⑬ Int. Cl.<sup>5</sup>

G 02 F 1/136

識別記号

5 0 0

庁内整理番号

9018-2K  
9018-2K

⑭ 公開 平成4年(1992)3月3日

審査請求 未請求 請求項の数 10 (全12頁)

⑮ 発明の名称 液晶ディスプレイパネル

⑯ 特 願 平2-179672

⑰ 出 願 平2(1990)7月9日

⑱ 発 明 者 塚 田 俊 久 東京都国分寺市東恋ヶ窪1丁目280番地 株式会社日立製作所中央研究所内

⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑳ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

液晶ディスプレイパネル

2. 特許請求の範囲

1. 液晶を用いたディスプレイパネルにおいて、上記ディスプレイパネルの表示領域内に画像表示のための信号電圧とは異なる交流電圧を印加する特定領域を設けたことを特徴とする液晶ディスプレイパネル。

2. 上記液晶ディスプレイパネルが薄膜トランジスタをスイッチ素子として用いたアクティブマトリクス型パネルであることを特徴とする第1項記載の液晶ディスプレイパネル。

3. 上記液晶ディスプレイパネルがダイオードをスイッチ素子として用いたアクティブマトリクス型パネルであることを特徴とする第1項記載の液晶ディスプレイパネル。

4. 上記交流電圧印加領域がパネル内において周期的に配置されてなることを特徴とする第1項乃至第3項のいずれかに記載の液晶ディスプレ

イパネル。

5. 上記交流電圧印加領域がパネル内において画素単位の周期で配置されてなることを特徴とする第1項乃至第4項のいずれかに記載の液晶ディスプレイパネル。

6. 上記交流電圧印加領域が表示領域内の各画素電極の周囲に設置されていることを特徴とする第1項乃至第5項のいずれかに記載の液晶ディスプレイパネル。

7. 上記交流電圧印加領域に印加される交流電圧の振幅が、そのパネル内の液晶に印加する信号電圧の平均振幅値以上であることを特徴とする第1項乃至第6項のいずれかに記載の液晶ディスプレイパネル。

8. 上記交流電圧印加領域に印加される交流電圧の振幅が、そのパネル内の液晶に印加する信号電圧の最大振幅以上であることを特徴とする第1項乃至第7項のいずれかに記載の液晶ディスプレイパネル。

9. 上記液晶パネルがノーマリホワイト型のTN

液晶からなることを特徴とする第1項乃至第8項のいずれかに記載の液晶ディスプレイパネル。  
10. 上記液晶パネルの特定領域がパネルのブラックマトリクス領域を少なくとも含むことを特徴とする第9項記載の液晶ディスプレイパネル。

### 3. 発明の詳細な説明

#### (産業上の利用分野)

本発明は液晶TV、OA、情報端末用ディスプレイ装置等に適用される液晶ディスプレイパネルの構成に関する。

#### (従来の技術)

従来の液晶ディスプレイパネルは日経BP社、電子グループ編『フラットパネル・ディスプレイ』日経BP社 1989.11.1 P. 114 図2に示されるように、二枚のガラス基板の間に液晶を封入する構成が基本である。上記の図は薄膜トランジスタ(TFT)をスイッチ素子として用いるアクティブマトリクス型液晶ディスプレイパネルを示したものである。

ディスプレイパネルの動作を上記公知例図面と

とにより、各画素に印加する電圧の実効的放電時定数の増大をはかっている。これにより液晶の不安定性に起因する輝度分布の不均一性を目立たなくさせることができる。

本発明の目的は液晶の不安定性要因を取り除き、経時変化が起きないようにすることにある。

本発明の別の目的はノーマリホワイトTN液晶を用いた場合のブラックマトリクスを提供することにある。

#### (課題を解決するための手段)

上記目的を達成するためにディスプレイパネルの表示領域内に、特定の領域を設定しこの領域の液晶に高い電圧振幅を有する交流電圧に印加するようにしたものである。

上記課題はアクティブマトリクス方式液晶ディスプレイパネルすなわち薄膜トランジスタ等を用いた液晶パネルにおいてとくに顕著に現れるため、アクティブマトリクス方式の 合とくに有効である。アクティブマトリクスの配線工程に合わせてあるいはこれとは別個に特定領域を設定するため

同様な第2図を用いて説明する。図は液晶を封入する二枚のガラス基板のうちTFT基板1の回路図を示したものである。もう一枚のガラス基板は全面に透明共通電極を形成し、カラー用パネルの場合は色フィルタが付く。TFT基板にはゲートバスライン2とデータバスライン3が互いに絶縁されて形成される。これらのバスラインの交点にTFT4と画素電極を形成する。画素電極ともう一枚の基板の共通電極との間の液晶5に信号電圧すなわち映像信号に対応する電圧が印加され液晶の透過率が制御変調される。

信号電圧は一走査ライン毎に印加される。垂直シフトレジスタ6から順次走査パルスがゲートバスラインに送られ、水平シフトレジスタ7からの信号がこのゲートバスライン上のTFTを介して液晶に印加される。液晶には通常並列容量8が接続される。これは液晶に印加した電圧を走査期間中保持するためのもので蓄積容量と呼ぶ。

#### (発明が解決しようとする課題)

上記従来技術は各画素毎に蓄積容量を付けるこ

の電極を形成する。この電極はゲート配線、信号線配線、画素電極等の作製過程を利用して形成することも可能であり、また別個に堆積する導電体ないし金属により形成することも可能である。また、通常TFT基板あるいは画素電極を形成する基板側に特定領域を設定するための電極を形成するが、もう一枚の共通電極基板側に特定領域設定のための電極を形成する場合もある。また、両方のガラス基板を利用する場合もある。

このように設定する電極はゲート配線、信号線配線あるいは画素電極、蓄積容量等への影響を極小化した構成で設定される。

このように設定した特定領域は上記特定領域を設定する電極に電圧を印加し、この領域の液晶に一定値以上の交流電圧を印加するものである。

#### (作用)

特定領域を構成するための電極は液晶に交流電圧を印加するために利用される。第3図はTN液晶ディスプレイの画素電極部と特定領域部の違いを示したものである。画素電極9および特定領域

電極10と共通電極11との間には信号電圧および特定領域用電圧がそれぞれに印加される。第3図は画素電極に信号電圧が印加されていない場合を示している。すなわち液晶分子13はガラス基板に対し水平方向に配向している。特定領域用電極にはパネル動作時常時電圧が印加されており液晶分子はガラス基板に対して垂直方向に配向している。このため液晶分子は特定領域内において面内の動きを妨げられ液晶の不安定性を生じない。

また、ノーマリホワイト型TN液晶パネルにおいては特定領域は電圧が印加されているため常時光を透過しない。したがってこの領域はブラックマトリクス作用をもち、画素電極の周囲に特定領域を設定すればブラックマトリクスあるいはブラックストライプを構成することができ、パネルのコントラストの改善作用を持つことになる。第17図はこの様子を示したもので特定領域部では電圧が印加されているためここを通過する光の偏波面は回転せず光は偏光板42により遮断される。〔実施例〕

ついでTFTのソース、ドレイン電極を形成する。

号バスラインに接続されるTFT電極（ドレインとする）18、画素電極に接続されるTFT電極（ソースとする）19をパターニングし、これをマスクにして $a-Si$ の $n^+$ 層をエッチングすることによりTFTが完成する。ソース、ドレイン電極はCr/AIの二重層を用い、厚さはそれぞれ100/500nmである。この上にもう一度保護膜20としてSiNをプラズマCVDで800nm厚に堆積後、特定領域電極10を形成するためITO電極を400nm厚でスパッタ蒸着し、パターニングする。パターニングは第1図の一点鎖線で示したように行った。この一点鎖線で示したITO部は本発明のかなめとなる部分であり、第3図の特定領域電極にあたる。aa'で示したところはTFT部を示したもので、この上部のITOは特定領域電極10の一部で後述するようにノーマリホワイト液晶の合透光を放る。

第1図に示すようにTFT領域以外にも特定領域が形成される。本実施例では画素電極の周囲を

以下、本発明を実施例により説明する。

第1図は本発明の一実施例であるTFT液晶ディスプレイのTFT基板の平面図を示したものである。第1図のaa'部の断面図は第4図に示してある。まず、これらの図を用いて作成プロセスを簡単に説明する。ガラス基板1上にゲートバスライン2およびTFTのゲート14をCrにより形成する。Crゲート電極14はスパッタ蒸着により厚さ100nmで形成し通常のホトリソグラフィ法により所望の形状にパターニングする。

ついでプラズマCVD法によりゲート絶縁膜SiN層15、アンドープアモルファスシリコン( $a-Si:H$ ここでは $a-Si$ と略す)層16、オーミックコンタクト用 $n^+a-Si$ 17を順次堆積する。厚さはそれぞれ350nm(SiN)、150nm( $a-Si$ )、60nm( $n^+a-Si$ )である。

$a-Si$ 層はTFT領域形成のため島状にエッチングし、次に画素電極9を透明電極ITOで形成する。ITO電極の膜厚は120nmである。

完全にITO電極がとりかこむような形状となっている。このとき留意すべき点は本特定領域電極と他電極との相互作用をできるだけ少なくすることである。すなわち容量カップリングをなるべく小さくするため電極間のオーバーラップを少なくしている。

TFT基板とは別にカラーフィルタと共通電極11(ITO)を形成したカラーフィルタ基板を用意し、これらの基板の間に液晶を封入する。封入する液晶はTN液晶で基板間ギャップすなわち液晶の厚さは5 $\mu m$ である。

第1図の一点鎖線部で示した特定領域への電気的接続をガラス基板の端部にて行い、パネルへの駆動回路の接続等の実装を行ってパネル製作を完成した。

パネル動作は通常の液晶パネルと同様に行う。すなわち1つのゲートバスラインに走査用ゲートパルス印加して、上記ゲートバスライン上のTFTを開く。信号線バスラインを介して線順次方式で上記バスライン上の画素電極に信号電圧を

印加する。この操作を順次繰り返すことによりパネル上の全面素に映像信号を印加する。

上記映像信号とは別個に特定領域には一定の交流電圧を印加する。ここでは映像の信号電圧の最大振幅に合わせ、交流電圧振幅を6.3Vとし40Hzの交流電圧を印加した。本実施例では、ノーマリホワイト液晶構成を用いているので特定領域は光を透過しない領域となり、ブラックマトリクス化がはかれる。また、TFT部の透光も十分行われる。

このような特定領域をメッシュ状に設置し、ここに電圧を印加することにより画素と画素の間の液晶分子の移動を抑制することができる。これにより液晶の不安定性要因を除去し、経時変化に伴う液晶の不安定性を抑えることが可能となる。

第5図は本発明の別の実施例を示したものである。本実施例は基本的には第3図と同じ構成を有しているが本実施例では特定領域用電極10作成にCrを用いた。すなわちTFTを作成し保護膜を堆積した後Crをスパッタ蒸着してパターン化

相互に配線21を介して接続し、水平方向につなげた配線は基板端部においてひとつにまとめられ外部端子へ導かれる。

ゲートバスライン2およびゲート電極14の形成は特定領域の形成と同時に行われる。このためにCrを130nmの厚さにスパッタ蒸着し、ホトリソグラフィ工程を経てパターン加工される。ゲート電極形成後のプロセスは第1図、第4図の実施例で述べたような工程を経て実行される。すなわち第7図のAA'断面である第8図に示すようにゲート絶縁膜15としてSiN、TFTチャネル層としてa-Si層16、オーミックコンタクト層17としてn<sup>+</sup>a-Si層、TFTのソース電極19、ドレイン電極18としてCr/Auを用いた。TFT作製後保護膜を形成してTFT基板プロセスが完了する。

TFT基板プロセス終了後の平面図が第7図であるが、この基板を用いて液晶ディスプレイパネルを作り特定領域への電圧印加をおこなうことにより所望の効果を得ることができた。このとき注

した。また、特定領域の設定が前実施例とは異なっており、TFT部に特定領域電極を重畳させていない点等が違っている。但し、特定領域は画素ピッチでメッシュ状に配置されているので、液晶パネル作成後この領域に交流電圧を60Hzで振幅5.0Vで印加することにより液晶分子の画素間移動をなくし経時変化を抑えることができた。

前記二つの実施例はTFTの構成が似たものについて述べたが、TFTの構成はこれに限るものでないことは無論である。第6図に示した実施例はその例を示したものである。TFTは画素電極の下部に設置し、特定領域10の設置は第6図の実施例の上下方向には画素ピッチで行い、同図の左右方向には3画素に1本の割合で設置している。3画素はRGBカラー画素に対応する。

第7図は本発明の別の実施例を示したものである。

本実施例においては特定領域を設定する電極の形成をゲート電極の形成と同時に行なう。特定領域は画素電極のまわりをとりかこむように配置し、

念すべき場所は特定領域電極の配線部21と信号線との交差部22やソース電極19と特定領域電極との重畳部23等である。これらの領域22, 23はまず液晶への電圧印加が、上部の電極にシールドされて、行われぬ。したがって特定領域は部分的に分断された状況になり、この部分は液晶分子の移動が起こりうる。しかしながらこれらの領域は局所的なものであり、経時変化を抑えるという所望の効果を十分あげることができる。もう一つ留意すべき点は交流電圧のカップリングである。

交差部22あるいは重畳部23を通じて信号線や画素電極への電圧結合がある。これらは出来るだけ小さく抑えることが必要であり、そのためには重畳部の面積を極小化することが大切である。信号線へのカップリングは信号線が一定電圧に外部で設定されているので大きな影響はないが、重畳部の面積を出来るだけ小さくすることは重要である。

画素電極部への交流電圧の影響をなくした構成

例を第9図に示す。第7図における重畳部23を除いた構成であり、単純な構成となっている。本実施例の作製プロセスは前実施例と同じである。

上記実施例は、定領域に印加する交流電圧が画素電極に与える影響を極小化する方向のものであった。しかしながらその影響をむしろ積極的に利用することもできる。

第10図はこの場合の実施例を示したものである。本実施例のポイントは特定領域形成用電極10と画素電極9との間に重畳部24を設けたことである。

第11図は第10図のBB'断面を示したもので、ここに示すようにこの領域24はゲート絶縁膜であるSiNが両電極間に介在しており容量を形成している。液晶ディスプレイパネル動作時に電極10に交流電圧を印加するとこの24部の容量を介して交流電圧が画素電極に加わる。この電圧は結局画素電極部の液晶に印加される。この電圧は液晶にバイアス電圧を加える働きを持つ。液晶のしきい値電圧に時々等しい電圧が画素電極に

加わるように結合容量値を制御しておく。TFTを介して与えられる信号電圧はこのバイアス電圧とは別個に印加されるが、バイアス電圧がある分小さい電圧で済むので信号線およびTFTに与える電圧はその分低くすることができる。付け加えるならば、ここで述べた容量は液晶の放電時定数を増す働きも有しており、いわゆる保持容量もしくは蓄積容量(第2図の容量8)と等価である。

第10図において電極10のうち画素電極部とオーバーラップしない部分は上記実施例で述べたと同様液晶の特定領域を設定するための電極として働き、経時変化の防止およびノーマリホワイト液晶使用時のブラックマトリクス働きを有するものである。第10図の実施例に限らずノーマリホワイト液晶用ブラックマトリクスの働きを完全にするには画素電極部以外からの光の漏洩がないようにする必要がある。上記特定領域用電極のみでは光の漏洩を遮断することは難しい。光の漏洩を完全になくすためには共通電極用ガラス基板12側にもブラックマトリクスを設ける必要がある。

共通電極用基板に設けるブラックマトリクスはCr等の金属を用いる場合が多い。したがってブラックマトリクスではあるが共通電極側から見ると光を反射することになる。したがって共通電極基板のブラックマトリクス用電極は出来るだけその面積を少なくすることが望ましい。上記実施例における特定領域を設けることにより、共通電極基板側の光を反射するCr等の面積を極小化することができる。この効果は小さくない。

第12図は本発明の別の実施例を示したものである。ダイオードを用いたアクティブマトリクス液晶ディスプレイパネルである。ダイオード25はMIM(Metal-Insulator-Metal)方式のものでガラス基板上にスパッタ蒸着したTaを陽極化してTa<sub>2</sub>O<sub>5</sub>層を形成し、この上にCrをスパッタする方法でMIMダイオードを作成した。信号線26もTaを用いて形成し画素電極9を形成した後、保護膜を形成し、特定領域設定用電極10をメッシュ状にAlで形成した。

一方対向するカラーフィルタ基板側電極は信号

線に直交するストライプ状透明電極を形成し、画素電極へ信号電圧を印加した。特定領域電極へは50Hzの交流信号電圧を印加して動作を行い、液晶に経時変化のないことを確認した。

第13図は本発明の別の実施例を示したものである。上記の実施例においてはTFT基板(ダイオード基板)側に特定領域設定用の電極を形成するケースを詳述した。本実施例では、これをさらに徹底するために対向する共通電極基板側にもTFT基板に対応した特定領域設定用電極を設けたものである。

まずガラス基板上にカラーフィルタを形成する。赤色カラーフィルタ27、緑色カラーフィルタ28、青色カラーフィルタ29を順次形成した後、保護膜30により色フィルタを保護し共通電極11を全面に形成する。再度この上に、保護膜31を形成し、特定電極設定用電極32を格子状に形成する。保護膜30および31はポリイミド系の透明有機膜を用いることによりプロセス簡略化をはかった。

TFT基板とカラーフィルタ基板を合わせて液晶を封入し、ディスプレイパネルを作った。特定領域への電圧印加は振幅3Vの90Hz交流電圧をそれぞれの基板の電極10および電極32に逆相で加えることにより行った。液晶には90Hzの交流電圧が実効振幅6Vで加わることになり、所望の結果を得ることができた。これは小振幅の電圧印加で済む点がパネル動作に際して有利な点である。このように電圧印加をTFT基板側に限定しないで行うことはパネル設計上の裕度を拡大することになりフレキシビリティの増大につながる。TFT基板上では配線が複雑にからんでおり特定電極の設置が設計ルールの点あるいは寄生容量結合の点から制限されるケースが多い。対向基板上に設置する場合はそのようなことは少ないので設計の自由度は増大する。

第13図に示した例では共通電極11と特定領域用電極32との間には保護膜31を介した容量が形成される。この容量はメッシュがパネル全体にわたって形成されるため大きな値となり電極

は通常は負の一定電圧に保持され、走査時に正電圧パルスが印加される。パルス電圧の印加デューティ比は走査線数をNとすれば $1/N$ となる。この実施例では走査線数は480本なのでデューティ比は $1/480$ となる。したがってゲート電極は交流的にはほぼ接地された状態となっており、カラーフィルタ基板側の電極32に交流電圧を印加することにより第15図の斜線部に対応する液晶に交流電圧が印加される。

第16図は本発明の別の実施例を示したもので第15図の方式に蓄積容量の一種である付加容量34を加えたものである。第2図でも述べたように液晶の放電時定数を増大するために蓄積容量を液晶セルに並列に接続することが一般に行われている。付加容量は走査ゲート線の次段もしくは前段のゲート線と画素電極との間に容量を形成するものでプロセスが簡単な点に特徴がある。第16図においては、34で示した領域が付加容量形成領域となる。

一方、第15図の場合と同様カラーフィルタ基

32を駆動するとき負荷は重くなる。これと避ける方法を第14図に示す。格子状電極32は第13図の場合と同じであるが共通電極は第14図の33に示すように欠損部を設けた。これにより第13図の共通電極11起因の容量は大幅に低減され格子状電極に電圧を印加する際の負荷の大幅低減をはかることができた。

カラーフィルタ基板側に特定領域設定用電極を設ける場合、TFT基板側の電極をそれに対応して別途設ける実施例について述べたがTFT基板側にはTFT用の配線が走っているのをこれを利用することも出来る。第15図はこのような例を示したものである。この実施例ではTFT基板のゲートバスライン配線を利用する。ゲートバスラインを同図に示したように枝分かれした形状で形成し、これに対向するカラーフィルタ基板側の特定領域形成用電極32を同図の斜線部の如く形成する。

パネルを仕上げた後でカラーフィルタ側電極に交流電圧を印加する。TFT基板側のゲート電極

板側に特定領域設定用電極32を設け(第16図斜線部)、パネル作製後ここに電圧を印加して液晶不安定性を抑えることができた。この方式は本発明の主旨を従来の付加容量パネルへ展開しうる点で大きな効果を持つものである。

以上本発明を実施例に基づいて述べてきたが、本発明の主旨は以上に限られるものではない。

アクティブマトリクス型のディスプレイなかでもa-Si TFTおよびT a系MIMについて述べてきたが、単純マトリクス型液晶ディスプレイであってもよい。液晶はTN(Twisted Nematic)型あるいはSTN(Super TN)型でもよい。ノーマリホワイトに限らずノーマリブラック液晶であってもよい。また、TFTもa-Si系に限らずCdSe, poly Si, Te等であってもよく、ダイオードもMIMに限らずa-Siのダイオードの組み合わせやダイオードリング等であってもよい。また、トランジスタの構造、材料も実施例で述べた例に限るものでないことは勿論である。

特定領域設定のために印加する交流電圧も、周波数は実施例に述べたもの以外でもよく、それより低周波、高周波いずれであってもよい。液晶に実効的に交流電圧がかかればよく矩形波形等でも構わない。電圧値もその振幅を信号電圧のそれに比して大きく選んだがこれに限られるものではない。但し、液晶分子がガラス基板に垂直に立ってくるような電圧であることは必要である。少なくとも液晶にかかる信号電圧の平均値以上の電圧を印加することは必要である。

また、パネルはカラーディスプレイを念頭に置いたが、カラーディスプレイである必要は必ずしもなくモノクロパネルであっても一向に差し支えない。

特定領域の配置は出来るだけ密な方が望ましいが、画素単位でなくてもよい。数画素に一本であってもよい。これはパネルの縦方向、横方向とも数画素に一本という場合を含む。

〔発明の効果〕

本発明によれば液晶の不安定性あるいは経時変

化をなくすことができるので、信頼性の高い液晶ディスプレイを得ることができるという大きな効果がある。

上記の経時変化はとくにアクティブマトリクス型ディスプレイパネルで起こりやすいので、ここに適用するときとくに効果が大きい。

特定領域に電圧を印加することはノーマリホワイト液晶の場合は、この領域が黒表示の領域となることを意味するので、ブラックマトリクスの働きを有する効果をもつ。これによりコントラストの向上ができる。

この特定領域をTFT上に設定すればTFTの遮光を兼ねることができる。

特定領域に印加する交流電圧は結合容量を利用して液晶にバイアス電圧を加えることもできる。このときは信号電圧を低くすることができるという効果を持つ。

#### 4. 図面の簡単な説明

第1図は本発明の一実施例を示す平面図、第2図は従来ディスプレイパネルの構成図、第3図は

本発明の原理説明図、第4図は第1図のa-a'線断面図、第5図、第6図、第7図は、本発明の別の実施例の平面図、第8図は第7図のA-A'線の断面図、第9図、第10図は本発明の別の実施例を示す平面図、第11図は第10図のB-B'線断面図、第12図は本発明の別の実施例平面図、第13図は本発明の別の実施例の斜視図、第14図、第15図、第16図は本発明の別の実施例の平面図である。第17図は本発明のブラックマトリクス効果を示す図面。

1…ガラス基板、2…ゲートバスライン、3…データバスライン、4…薄膜トランジスタ(TFT)、5…液晶、6…垂直シフトレジスタ、7…水平シフトレジスタ、8…蓄積容量、9…画素電極、

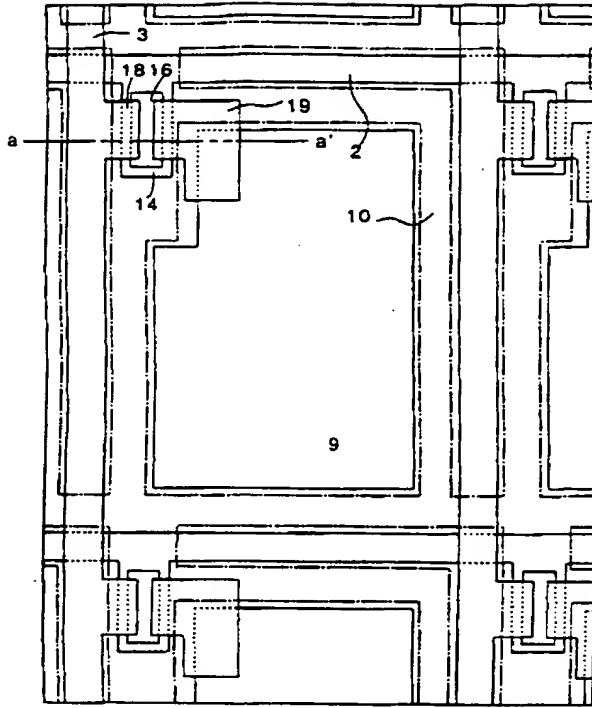
10…特定領域電極、11…共通電極、12…共通電極基板、13…液晶分子、14…ゲート電極、15…ゲート絶縁膜、16…a-Si、17…オーミックコンタクト、18…ドレイン電極、19…ソース電極、20…保護膜、21…特定領域電極配線部、22…21と信号線の交差部、23…

21とソース電極との重畳部、24…特定領域電極と画素電極との重畳部、25…MIMダイオード、26…信号線、27…赤色カラーフィルタ、28…緑色カラーフィルタ、29…青色カラーフィルタ、30…保護膜、31…保護膜、32…共通電極基板側特定領域設定用電極、33…欠損部付き共通電極、34…付加容量、41…偏光板、42…偏光板、43…バックライト、44…透過光、45…光の偏光を示す、50…欠損部。

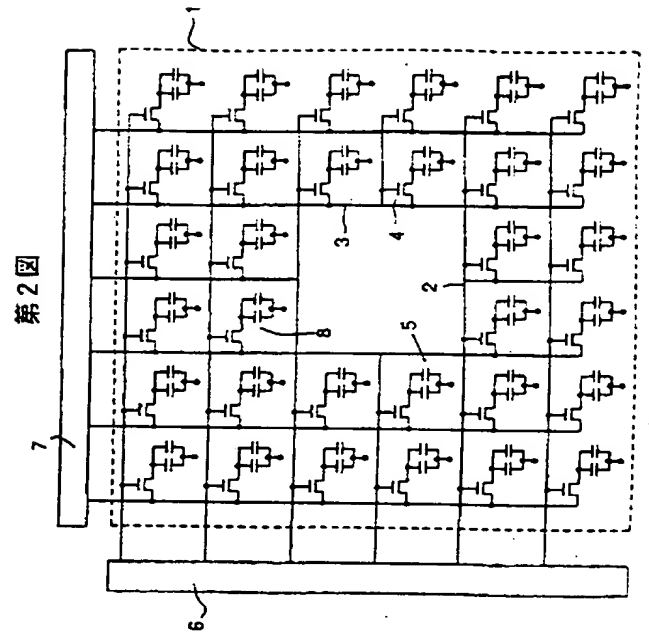
代理人 井理士 小川勝男



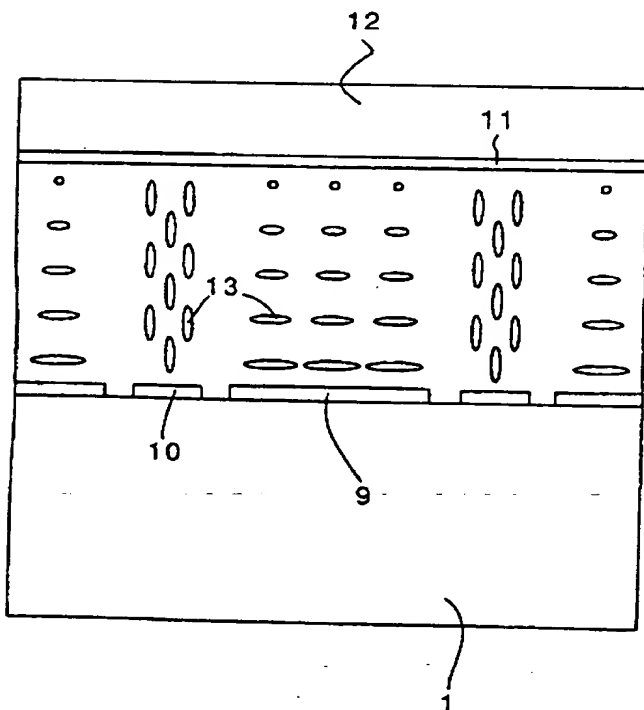




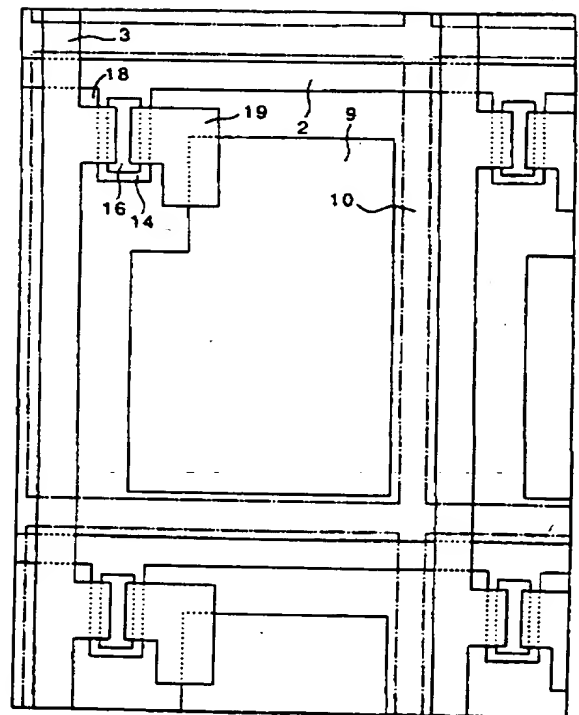
第1図



第2図



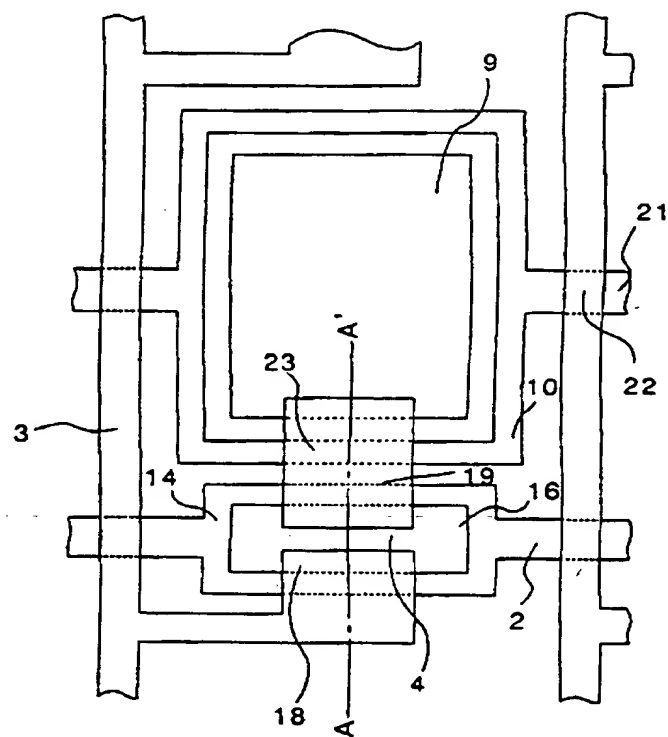
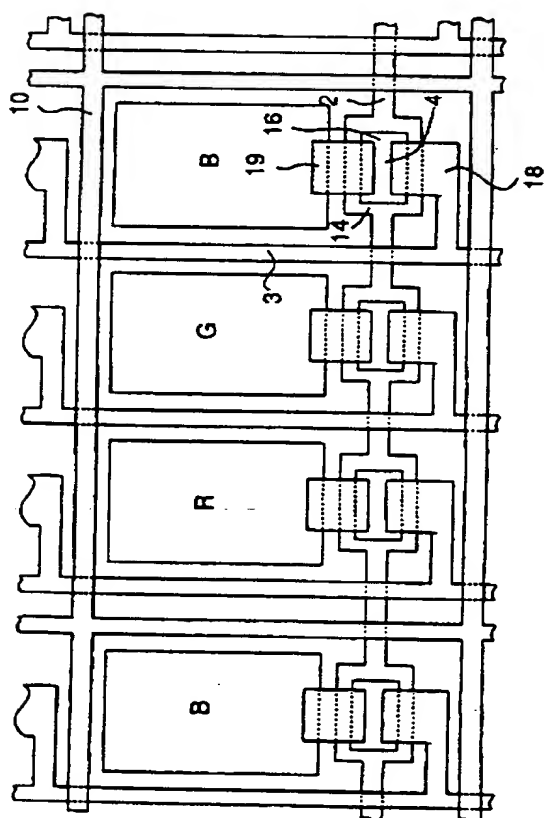
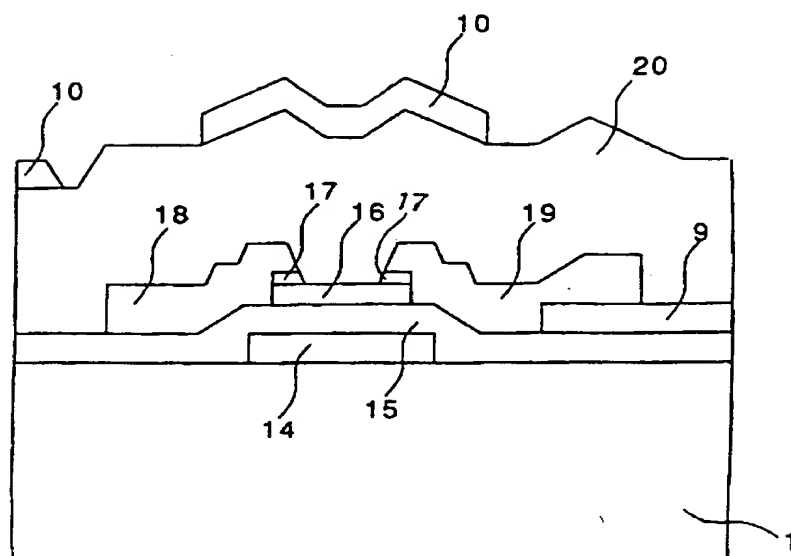
第3図



第5図

第4図

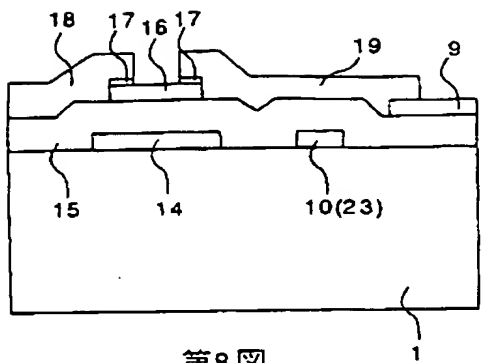
(第1図 aa'断面図)



第7図

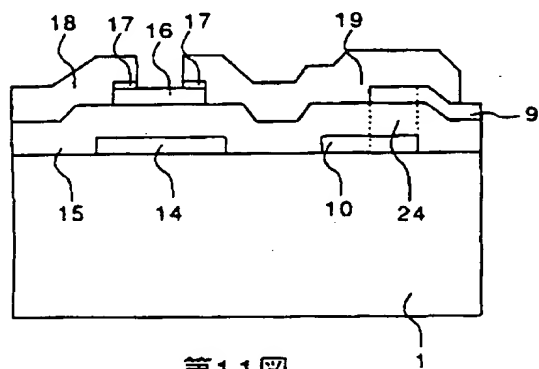
第6図

AA' 断面

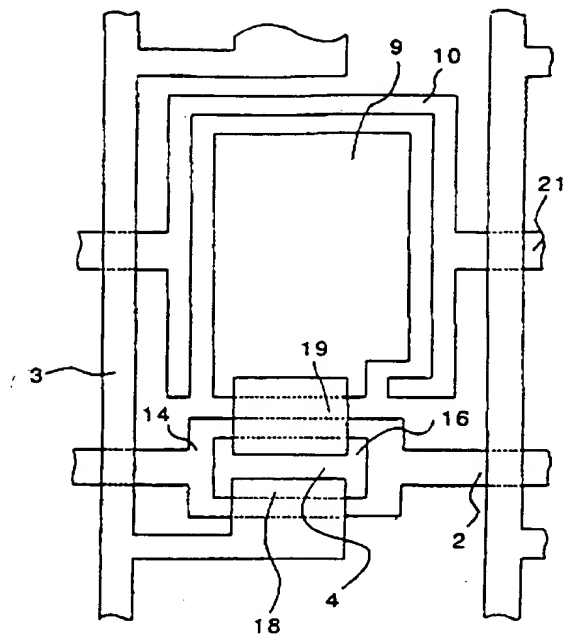


第8図

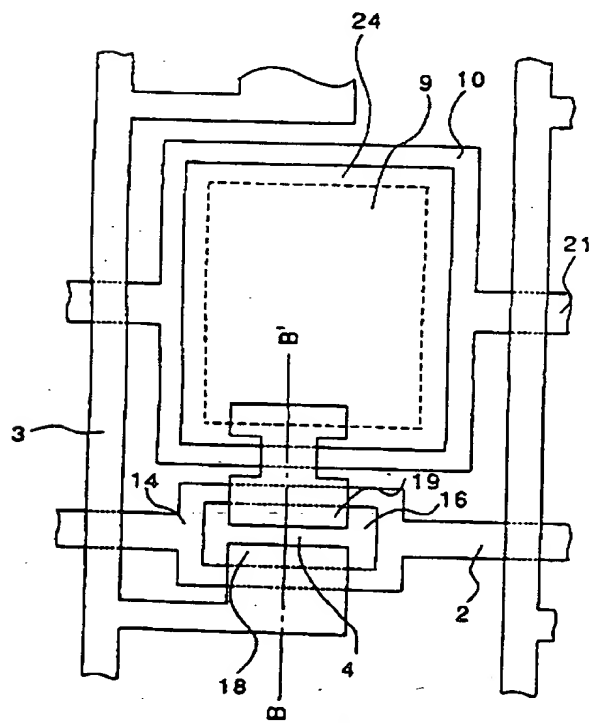
BB' 断面



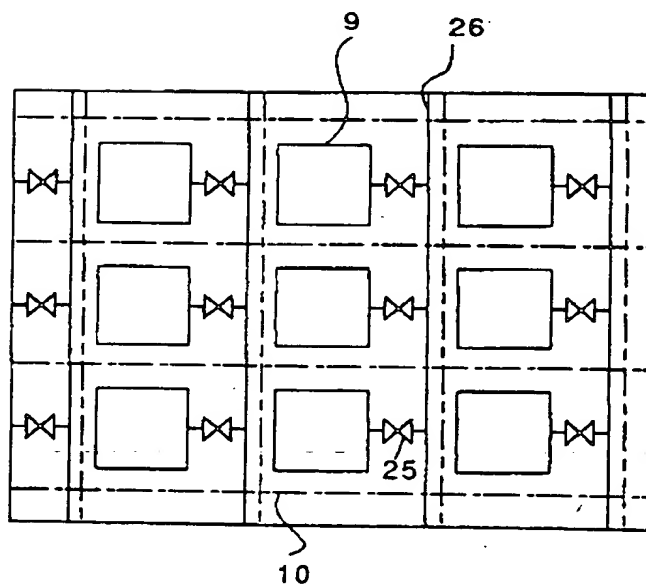
第11図



第9図

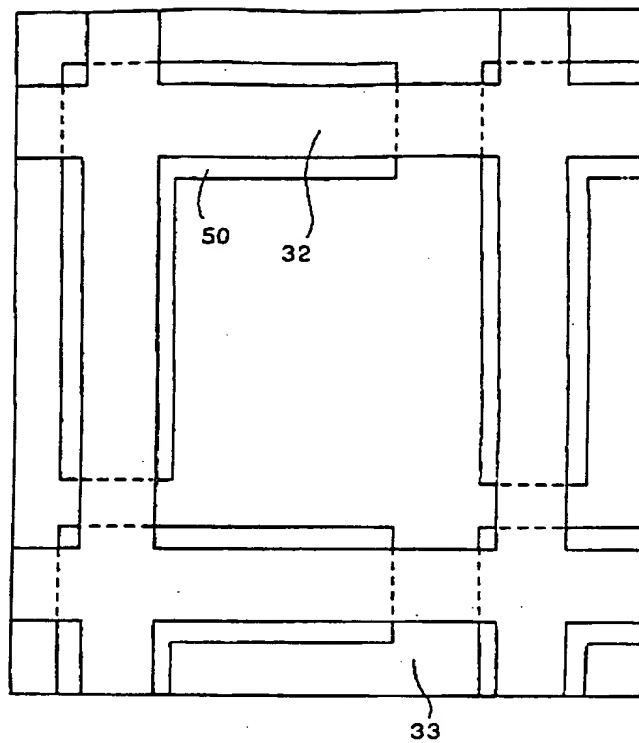
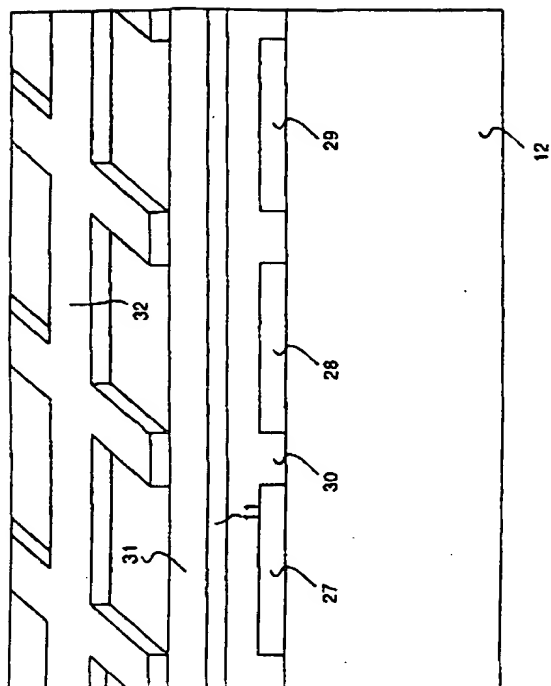


第10図

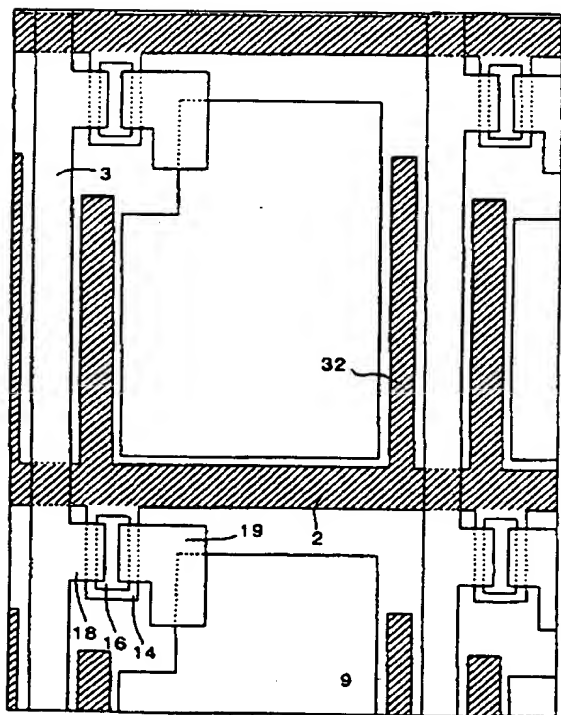


第12図

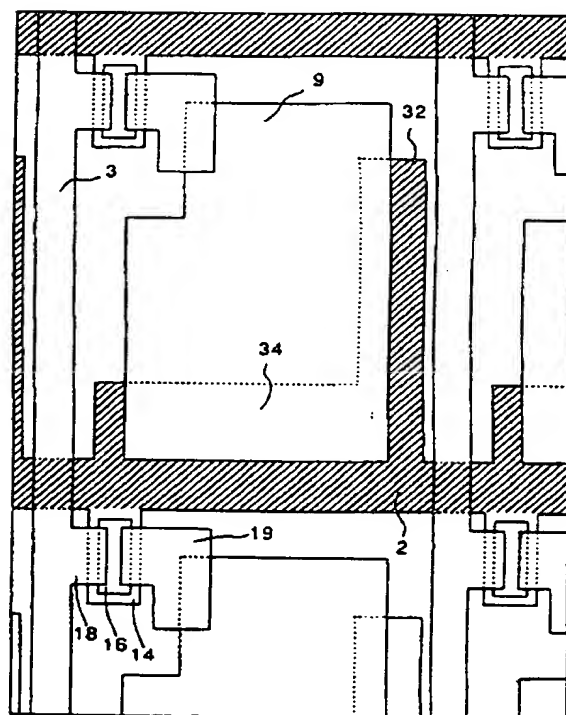
第13図



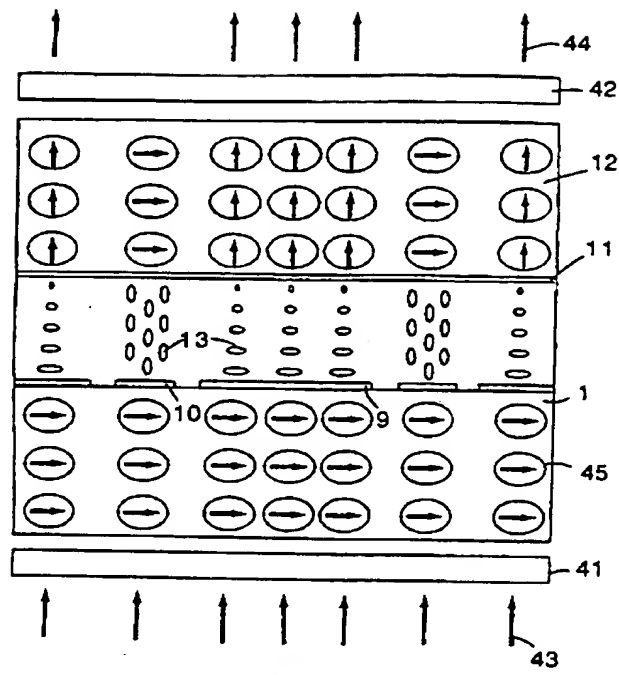
第14図



第15図



第16図



第17図